# (19) 日本国特許庁 (JP)

⑩特許出願公開

# ⑩公開特許公報(A)

昭59—96757

⑤ Int. Cl.³H 01 L 23/48 23/28

識別記号

庁内整理番号 7357-5F 7738-5F ❸公開 昭和59年(1984)6月4日

発明の数 1 審査請求 未請求

(全 3 頁)

**図半導体装置** 

②特

願 昭57-206611

②出 願 昭57(1982)11月25日

⑫発 明 者 野口英夫

川崎市幸区小向東芝町1番地東

京芝浦電気株式会社トランジス タ工場内

川崎市幸区堀川町72番地

⑪出 願 人 東京芝浦電気株式会社

1917 理 人 弁理士 鈴江武彦

外2名

明 細 望

1. 発明の名称

半盛体装置

2. 特許請求の範囲

回路制の形成された半毎体チップを破壁し、 樹脂ケースの内部に封止固定される金銭板によるリードフレームの少なくとも低面外局部を円 弧状面に形成したことを特徴とする半崎体装置。

3. 発明の詳細な説明

[発明の技術分野]

この発明は、例えばエポキン系の樹脂で対止 加工される張禄論理回路等を構成する半導体装 破に関する。

( 発明の技術的背景 )

上記のような半導体接近は、第1図に示すように例えば環境論理回路等の回路網が形成された半導体チップ11を傾えている。このチップ11はリードフレーム12の面上に 報催 (マウント)されるもので、このチップ11に形成された回路網の電速は、ポンデイングワイヤ19a,

130によりリード端子14点,140に接続され、毎出される。そしてこのリードフレーム12を中心にしてチップ11かよびワイヤ13点,130を含むリード端子14点,145周囲を、エボキン系の樹脂ケース15で封止加工して構成している。この場合、リードフレーム12はリード端子14点,145円と共に、一枚の金幅板から打ち抜き加工によつて形成される。

(背景技術の問題点)

中して生じてしまう。

すなわちこのような半峰体装置を、例えば非常に温度差の激しい状況下で是時间便用した場合、樹脂ケース15下層部の歪の集中する2点の外局部12c,12dを中心として、樹脂ケース15にクラック(ひび割れ)17a,17bが発生するおそれが多い。

#### (発明の目的)

この発明は上記のような問題点を解決するためになされたもので、非常に過度差の激しい状況下で提時間使用するような場合でも、膨脹係数の登により虧脂ケースに発生するクラックを 効果的に防止することができるようにする半導体装置を延供することを目的とする。

#### (発明の似安)

すなわちとの発明に係る半導体装置は、半導体チップが破置されるリードフレームの底面外 網部を円弧状面に形成するものである。

#### (発明の実施例)

以下図面によりとの発明の一実施例を説明す

したがつて然胀追係数の差によつて、樹脂ケース15円に重が生じたとしても、その重は全体的に広範囲に分散して生じるようになり、樹脂ケース15にクランクが発生することを充分に防止することが可能となる。

## 〔発明の効果〕

以上のようにこの発明によれば、例えば自動車のエンシンルーム内部のように、非常に温度 変化の激しい状況下で使用するような場合でも、 る。

第2図に示すよりに金銭仮を打ち抜き加工したリードフレーム20に半導体チップ11が破避され、地直接着固定されている。この半導体チップ11には、例えば環接編理回路等の回路が形成されるもので、この回路網の確値をポンデイングワイヤ13a,13bによりリード端子14a,14bに設続し毎出する。

ここで上記リードフレーム20の底面外局部は、例えば打ち板きブレス加工時におけるブレス型の形状等によつて、税角部を無くして断面円弧状面21a,21bに形成される。

そしてこのリードフレーム20を中心にして、 半導体チップ11およびボンディングワイヤ 13a,13bを含むリード端子14a,14b 問題を、エボキシ系の樹脂ケース15で封止加 工を調すようにする。

すなわちとのような半導体を対において、回路助作によりチップ11が発熱した場合には、 その熱がリードフレーム20かよび樹脂ケース

半導体チップを割止する制脂ケースに不要なクラックが発生することなく便用できるものであり、半導体装置の信祉性の向上に大きな効果を 能揮する。

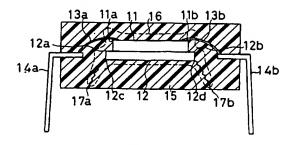
### 4. 汹血の消車を説明

第1 図は従来の半事体接近を説明する断面構成図、影2 図はこの発明の一異短例に係る半導体装置を説明する新面構成図である。

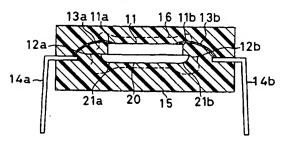
11…半時体チップ、15…倒脂ケース、 20…リードフレーム、21a,215…円弧 状面。

出填人代理人 并建士 绐 江 武 彦

第1图



第 2 図



PAT-NO:

JP359096757A

DOCUMENT-IDENTIFIER: JP 59096757 A

TITLE:

SEMICONDUCTOR DEVICE

PUBN-DATE:

June 4, 1984

INVENTOR-INFORMATION:

NOGUCHI, HIDEO

ASSIGNEE-INFORMATION:

COUNTRY

TOSHIBA CORP

N/A

APPL-NO: JP57206611

APPL-DATE: November 25, 1982

INT-CL (IPC): H01L023/48, H01L023/28

US-CL-CURRENT: 257/669, 257/676, 257/E23.037

# ABSTRACT:

PURPOSE: To enable to effectively prevent cracks generated on a resin case by a method wherein the outer periphery of the bottom surface of a lead frame whereon a semiconductor chip is mounted is formed into an arc surface.

CONSTITUTION: When the chip 11 generates heat by the circuit action of a semiconductor device, the heat is conducted to the lead frame 20 and the resin case 15 and then makes each expand. The strain stress of the resin case 15 due to the difference of coefficients of thermal expansion at this time becomes as

shown by a stress curve 16 represented by a broken line in the figure. That is, this strain stress generates at each of four peripheries 11a, 11b, 12a, and 12b of the chip 11 and the lead frame 20 by dispersion in the upper layer part in the resin case 15, and the strain generates by dispersion over a wide region without concentrating at a point, by corresponding to the arc surfaces 21a and 21b formed on the lead frame 20, in the lower layer part thereof; therefore the sufficient prevention of the generation of cracks on the resin case 15 is enabled.

COPYRIGHT: (C) 1984, JPO&Japio